

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-36226

(43)公開日 平成9年(1997)2月7日

(51)Int.Cl.⁶
H 0 1 L 21/768

識別記号

府内整理番号

F I
H 0 1 L 21/90

技術表示箇所
S
V
K

審査請求 有 請求項の数9 OL (全5頁)

(21)出願番号 特願平7-181365

(22)出願日 平成7年(1995)7月18日

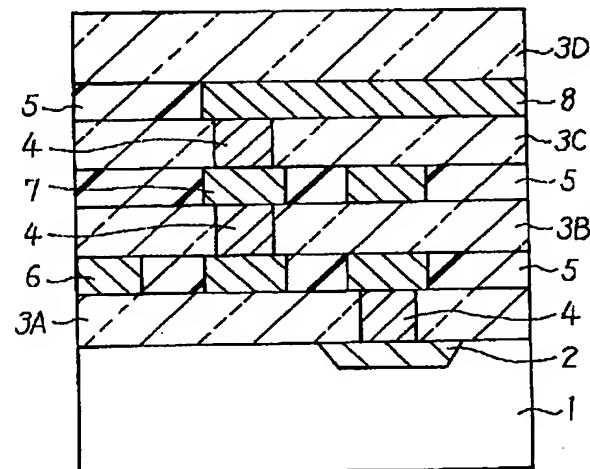
(71)出願人 000004237
日本電気株式会社
東京都港区芝五丁目7番1号
(72)発明者 堀内 忠彦
東京都港区芝五丁目7番1号 日本電気株
式会社内
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 半導体装置およびその製造方法

(57)【要約】

【課題】配線の容量を小さくする為に低誘電率の層間絶縁膜を用いると半導体装置の放熱特性が劣化する。

【解決手段】同一層のA1配線間には熱伝導率及び誘電率の小さいポリイミド膜5を設け、下層のA1配線と上層のA1配線間には熱伝導率及び誘電率の大きいシリコン酸化膜3A～3Cを設ける。



1 : シリコン基板

2 : 拡散層

3A～3D : シリコン酸化膜

4 : タングステンプラグ

5 : ポリイミド膜

6 : 第1層Al配線

7 : 第2層Al配線

8 : 第3層Al配線

1

【特許請求の範囲】

【請求項1】 多層配線構造を有する半導体装置において、同一層の前記配線は熱伝導率および誘電率の小さい第1の絶縁膜に設けられた溝中に形成され、下層配線と上層配線間の層間絶縁膜は熱伝導率および誘電率の大きい第2の絶縁膜から構成されていることを特徴とする半導体装置。

【請求項2】 第1の絶縁膜は有機樹脂膜である請求項1記載の半導体装置。

【請求項3】 第1の絶縁膜はポリイミド膜である請求項1記載の半導体装置。

【請求項4】 第2の絶縁膜はシリコン酸化膜である請求項1記載の半導体装置。

【請求項5】 第1の絶縁膜は低密度のシリコン酸化膜であり第2の絶縁膜は高密度のシリコン酸化膜である請求項1記載の半導体装置。

【請求項6】 半導体基板の一主面に熱伝導率の低い第1の絶縁膜を形成する工程と、この第1の絶縁物に溝を設ける工程と、この溝内に金属膜を埋設し配線を形成する工程と、この配線を含む全面に熱伝導率の高い第2の絶縁膜を形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項7】 絶縁膜はCVD法により形成するシリコン酸化膜である請求項6記載の半導体装置の製造方法。

【請求項8】 金属膜を溝内に埋設する工程が、金属膜を溝を含む第1の絶縁膜の全面に被着する工程との金属膜を研磨する工程とを含む請求項6記載の半導体装置の製造方法。

【請求項9】 金属膜がアルミを主成分とする金属膜であり、金属膜を第1の絶縁膜全面に被着する工程が金属膜をリフローさせる工程を伴うものである請求項8記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は半導体装置およびその製造方法に関し、特に多層配線構造を有する半導体装置およびその製造方法に関する。

【0002】

【従来の技術】 近年の集積回路においては、その装置性能は多層配線技術によって決まると言われるようになってきている。すなわち、高度に高集積化された半導体装置では、トランジスタの性能そのものよりも、多数のトランジスタを相互に接続し回路機能を生じさせる高密度配線の性能が重要である。

【0003】 配線技術に要求される項目としては、第1に低抵抗であること、第2に低容量であること、第3に配線ピッチが小さいことである。このうち第1の項目と第2、第3の項目は一般的に相反する要求項目であり、小さい配線ピッチを追求すれば必ず配線抵抗と配線容量は増大する。

2

【0004】 従来、この矛盾を解決するために様々な方が試みられている。その一つが、通常用いられるシリコン酸化膜に代えて、より誘電率の小さい有機系の絶縁膜を用いる方法である。有機系の絶縁膜としては例えばポリイミド膜を用いる方法がT. Homma (T. Homma) 等によりスイン・ソリッド・フィルムズ (Thin Solid Films) vol. 235, p. 8

0, 1993に報告されている。プラズマ中で成膜されたシリコン酸化膜の誘電率が4~5であるのに対し、ポリイミド膜では2~3の誘電率が得られる。そのため、配線ピッチを小さくしても隣接配線間の容量の増大を抑えることができる。

【0005】 図4にその配線構造の断面図を示す。図4においてシリコン基板1上に形成された第1層、第2層及び第3層A1配線6, 7, 8間の層間膜はすべてポリイミド膜5で構成されている。尚図4において4はタンゲステンプラグである。

【0006】

【発明が解決しようとする課題】 しかしながら、一般的に誘電率の低い物質は熱伝導率が低い傾向がある。ポリイミド膜の使用に際しても、熱伝導率に起因した問題点がある。すなわち集積回路装置においては、トランジスタ自身の発熱と配線に電流が流れることによるジュール加熱が発生する。これらの熱を効率よく放熱しなければ、高すぎる温度のために、集積回路装置のトランジスタが動作不良に至ったり、またはアルミ(A1)配線の信頼性が劣化したりする。

【0007】 絶縁膜にポリイミド膜を用いる従来の集積回路装置においては、トランジスタ部で発生する熱は、シリコン基板底部へ拡散する成分を除いては、ポリイミド膜を介して上方へ拡散しなければならない。この時、ポリイミド膜はシリコン酸化膜に比べて熱伝導率が低いのでトランジスタ部の温度がより上昇する。そのため、半導体中のpn接合のリーク電流が増加することや、トランジスタのオン電流が変動することによって動作が不安定になる。最悪の場合には動作不良に至る。さらには、A1配線中を流れる電流によるジュール加熱の影響もある。加熱された配線の熱は回りの層間絶縁膜を介して放熱されるが、層間絶縁膜がポリイミド膜であると、熱伝導率が低いためにA1配線の温度が高くなる。このことはエレクトロマイグレーションやストレスマイグレーションによる配線の信頼性不良を引き起こす原因になりうる。層間絶縁膜としてポリイミド膜以外のものを用いた場合も上記と同様の課題が生じる。

【0008】 本発明の目的は、放熱特性を劣化させることなく配線の容量を低減できる半導体装置およびその製造方法を提供することにある。

【0009】

【課題を解決するための手段】 第1の発明の半導体装置は、多層配線構造を有する半導体装置において、同一層

の前記配線は熱伝導率および誘電率の小さい第1の絶縁膜に設けられた溝中に形成され、下層配線と上層配線間の層間絶縁膜は熱伝導率および誘電率の大きい第2の絶縁膜から構成されていることを特徴とするものである。

【0010】第2の発明の半導体装置の製造方法は、半導体基板の一主面に熱伝導率の低い第1の絶縁膜を形成する工程と、この第1の絶縁物に溝を設ける工程と、この溝内に金属膜を埋設し配線を形成する工程と、この配線を含む全面に熱伝導率の高い第2の絶縁膜を形成する工程とを有することを特徴とするものである。

【0011】本発明においては、半導体装置の放熱性能と配線容量の低容量化を両立させるために、熱伝導率の異なる材料を積極的に使い分けている。すなわち、配線容量の主成分を決定する同一層の隣接配線間には熱伝導率の低い材料を使うことを許し、その他の多層配線構造の層間絶縁膜にはそれより熱伝導率の高い材料を用いる。

【0012】これにより、多層配線構造の絶縁部すべてに熱伝導率の低い材料を使った場合に比べて、半導体装置全体の放熱性能が上昇し、トランジスタの動作不良や配線の信頼性の劣化が軽減される作用が生まれる。

【0013】

【発明の実施の形態】次に本発明について図面を参照して説明する。図1は本発明の第1の実施の形態を示す半導体チップの断面図である。

【0014】図1において素子を構成する拡散層2が形成されたシリコン基板1の上には配線ピッチ $1\mu\text{m}$ の第1層A1配線6、配線ピッチ $1\mu\text{m}$ の第2層A1配線7、配線ピッチ $1\mu\text{m}$ の第3層A1配線8が形成されている。そしてそれぞれの配線層6, 7, 8および拡散層2は直径 $0.35\mu\text{m}$ のタングステンプラグ4で相互に接続されている。これらA1配線の膜厚は $0.5\mu\text{m}$ である。シリコン基板1、第1層A1配線6、第2層A1配線7及び第3層A1配線8のそれぞれの間には第2の絶縁膜として厚さ $1\mu\text{m}$ のシリコン酸化膜3A, 3B, 3Cが形成されている。一方、隣接する第1層A1配線6同士の間、隣接する第2層A1配線7同士の間及び隣接する第3層A1配線8同士の間は第1の絶縁膜としてポリイミド膜5が埋設されている。ポリイミド膜5の膜厚はA1配線の膜厚にほぼ等しい。最上層にはカバー膜としてシリコン酸化膜3Dが被着されている。

【0015】尚、タングステンプラグ4やA1配線6, 7, 8の形成は、ポリイミド膜(塗布法)及びシリコン酸化膜(CVD法)に溝を形成し、全面にタングステン膜やA1膜を形成して溝を埋め、その表面をエッティングや研磨により除去し溝内にのみ残す方法を用いる。

【0016】配線工程で通常用いられる層間絶縁膜としてのプラズマCVD酸化膜は、4.5の比誘電率及び 0.014W/cm-K の熱伝導率を有しており、又ポリイミド膜は、2.7の比誘電率及び 0.000146

W/cm-K の熱伝導率を有している。計算機シミュレーションの結果によると、上記の配線間隔で層間絶縁膜に酸化膜を単層で用いた場合は隣接配線間容量は全容量の80%に達している。従って、本実施の形態の構造を探る事によって、およそ配線容量を従来構造の70%に低減できる。

【0017】一方、本実施の形態で述べた構造においては、熱伝導率の極めて小さいポリイミド膜5は隣接A1配線間にのみ埋設されているので、層間膜全体の熱伝導

率は、酸化膜のみ用いた場合に比べてほとんど上昇しない。すなわち、実質的な半導体装置においては熱伝導率の極めて大きい(0.9W/cm-K)A1の配線が20%から50%の面積率を有しているので、隣接A1配線間に存在するポリイミド膜がほとんど熱伝導に寄与しなくともチップ全体の放熱にはほとんど影響がない。熱はA1配線を通して上方に伝導する。尚、第1の絶縁膜としてポリイミド膜の代りにテフロン膜を用いてもよい。

【0018】図2(a)～(c)及び図3は本発明の第2の実施の形態を説明する為の半導体チップの断面図であり、第1及び第2の絶縁膜に密度の異なるシリコン酸化膜を形成する場合を示す。

【0019】まず図2(a)に示すように、シリコン基板1の表面に不純物の拡散層2等によりトランジスタなどの能動素子を形成し、その後、プラズマCVD法もしくは熱CVD法によってシリコン酸化膜13Aを $0.8\mu\text{m}$ 堆積する。このシリコン酸化膜13Aに直径 $0.35\mu\text{m}$ のコンタクト孔を開け、そこにタングステンプラグ4を形成する。

【0020】次に図2(b)に示すように、全面にシリコン酸化膜13Bを $1\mu\text{m}$ 堆積する。このシリコン酸化膜はプラズマCVD法で形成し、かつ、その成膜条件を通常の条件に比べて高圧力低パワーにし、膜質をポーラスにする。ポーラスなシリコン酸化膜13Bは密度が低く誘電率が小さい。次でA1配線が形成されるべき領域のシリコン酸化膜13Bをエッティングし溝10を形成する。

【0021】次に図2(c)に示すように、全面にA1膜をスパッタ法により形成する。この時シリコン基板1を高温にしておくことにより、堆積したA1粒子の表面が流動するようにして溝10を完全に埋める。次で化学機械的研磨法でA1膜を研磨する。研磨されずに残ったA1膜が第1層A1配線6になる。

【0022】統いて同様の工程を繰り返し、図3に示すように、第2層、第3層のA1配線7, 8と、シリコン酸化膜13A, 13B及びタングステンプラグ4を形成する。このようにしてA1配線の側面にのみ低誘電率のシリコン酸化膜13Bが埋設された多層配線構造が得られる。

【0023】すなわち、それぞれの配線層および拡散層

5

2はタングステンプラグ4で相互に接続され、シリコン基板1、第1層A1配線6、第2層A1配線7及び第3層A1配線8のそれぞれの間には比較的密度の高いシリコン酸化膜13Aが形成され、一方、隣接する第1層A1配線6同士の間、隣接する第2層A1配線7同士の間及び隣接する第3層A1配線8同士の間は比較的密度の低いシリコン酸化膜13Bが埋設され、最上層にはカバー膜としてシリコン酸化膜13Aが被着された構造となっている。

【0024】この第2の実施の形態ではプラズマCVD酸化膜の成膜条件を制御し、比誘電率と熱伝導率が異なった酸化膜を用いる。通常のプラズマシリコン酸化膜は4.5の比誘電率、0.014W/cm-Kの熱伝導率を有しているが、比較的密度の低いポーラスなプラズマシリコン酸化膜は3.7の比誘電率と0.008W/cm-Kの熱伝導率を有している。計算機シミュレーションの結果によると、上記の配線間隔で層間絶縁膜に酸化膜を単層で用いた場合は隣接配線間容量は全容量の80%に達している。従って、本実施の形態の構造を採る事によって、およそ配線容量を85%に低減できる。一方、本発明で述べた構造においては熱伝導率の小さいポーラスなプラズマシリコン酸化膜は隣接するA1配線間にのみ埋設されているので、層間膜全体の熱伝導率は、通常の酸化膜を単層で用いた場合に比べて、ほとんど上昇しない。すなわち、実質的な半導体装置においては熱伝導率の極めて大きい(0.9W/cm-K)A1の配線が20%から50%の面積率を有しているので隣接A1配線間に存在するポーラスなプラズマシリコン酸化膜が熱伝導に寄与しなくともチップ全体の放熱にはほとんど影響がない。熱はA1配線を通して上方に伝導する。

【0025】さらにつけ加えるならば、ポーラスなプラズマシリコン酸化膜はその膜特性として吸湿しやすいという問題があり、信頼性上から単層で層間膜に用いることは困難である。本実施形態の構造では、比較的密度の高いシリコン酸化膜が水分をブロックするのでこの問題は発生しない。

【0026】図4で説明したように従来の半導体装置においては、トランジスタで発生する熱は、シリコン基板底部へ拡散する成分を除いては、ポリイミド膜5を介して上方へ拡散し配線を加熱してエレクトロマイグレーションやストレスマイグレーションを発生させ配線の信頼性不良を引き起こす原因になりうる。

【0027】これに対し、本実施の形態で述べた構造においては、熱伝導率の小さい絶縁膜は隣接するA1配線

6

間にのみ埋設されているので、層間膜全体の熱伝導率は図4に示した従来例のおよそ2倍になった。そのためトランジスタ部の温度上昇は従来例よりも小さくなる。また、局所的なA1配線の温度上昇も、上下に熱伝導率の大きい材料が埋設されているので、従来例よりも小さくなる。従って、本実施形態の構造により、半導体装置の信頼性を劣化させることなく、配線の容量を低減することができた。層間膜をすべてシリコン酸化膜とした場合に比べて配線容量は上述したように小さくなつた。無論、層間膜全体がここに述べた構造である必要はなく、一部が本実施形態の構造となることによっても、その効果は依然として存在する。

【0028】尚、上記第2の実施の形態におけるポーラスなシリコン酸化膜の代りにポリイミド膜を用いてもよい。

【0029】

【発明の効果】以上説明したように本発明は、多層配線構造を有する半導体装置において、同一層の配線間には熱伝導率および誘電率の小さい第1の絶縁膜を設け、下層配線と上層配線間に熱伝導率および誘電率の大きい第2の絶縁膜を設けることにより、半導体装置の放熱性を大幅に劣化させることなく、配線の容量を低減させることができるという効果がある。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態を示す半導体チップの断面図。

【図2】本発明の第2の実施の形態を説明する為の半導体チップの断面図。

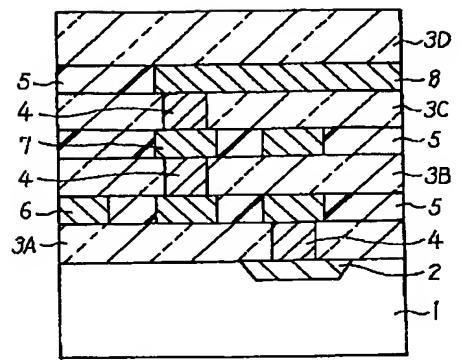
【図3】本発明の第2の実施の形態を説明する為の半導体チップの断面図。

【図4】従来の半導体装置の断面図。

【符号の説明】

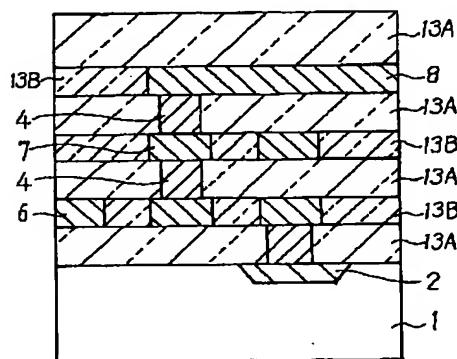
- 1 シリコン基板
- 2 拡散層
- 3 A～3 D シリコン酸化膜
- 4 タングステンプラグ
- 5 ポリイミド膜
- 6 第1層A1配線
- 7 第2層A1配線
- 8 第3層A1配線
- 10 溝
- 13 A シリコン酸化膜(高密度)
- 13 B シリコン酸化膜(低密度)

【図 1】

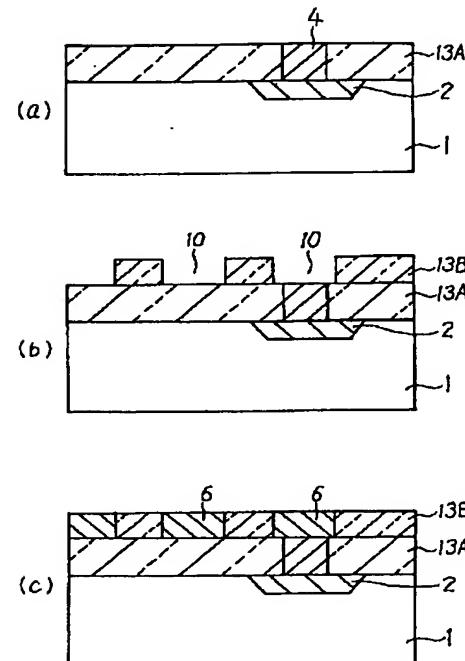


1 : シリコン基板
2 : 散乱層
3A～3D : シリコン酸化膜
4 : タングステンプラグ
5 : ポリイミド膜
6 : 第1層Al配線
7 : 第2層Al配線
8 : 第3層Al配線

【図 3】

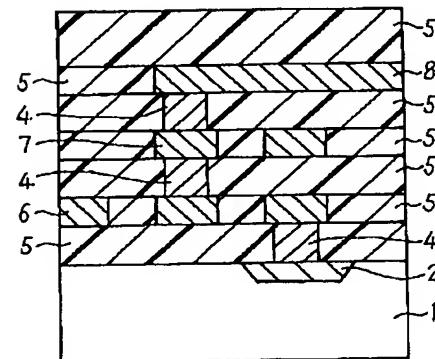


【図 2】



10 : 厚
13A : シリコン酸化膜(高密度)
13B : シリコン酸化膜(低密度)

【図 4】



THIS PAGE BLANK (USPTO)